

PAT-NO: JP358110055A

DOCUMENT-IDENTIFIER: JP 58110055 A

TITLE: SEMICONDUCTOR DEVICE

PUBN-DATE: June 30, 1983

INVENTOR-INFORMATION:

NAME

YOSHIKAWA, KIMIMARO

ADACHI, KAZUO

ASSIGNEE-INFORMATION:

NAME

NEC CORP

COUNTRY

N/A

APPL-NO: JP56208784

APPL-DATE: December 23, 1981

INT-CL (IPC): H01L021/88, H01L021/92

US-CL-CURRENT: 257/E23.154, 438/612, 438/622, 438/652, 438/FOR.349
, 438/FOR.354, 438/FOR.358

ABSTRACT:

PURPOSE: To contrive to enhance reliability at the multilayer wirings of the semiconductor device by a method wherein the surfaces of the connecting hole parts of the first wiring layer are protected with a metal film.

CONSTITUTION: The openings 8 are formed in an SiO₂/SB film 2 on an Si substrate 1, and the Cu film 6 is formed in succession to formation of the Al wiring layer by vacuum evaporation. After patterning of the Al layer 3 is performed, alloying is performed at about 400°C, an interlayer insulating film 4 is stacked, an opening 7 is formed, and the second layer Al wiring layer 5 is formed. According to the construction thereof, because no oxide film is formed on the surface of the first Al layer 3, inferior contact with the second Al layer 5 is not generated, and moreover this method is effective for prevention of migration according to addition of Cu, etc., and the high reliable Al multilayer wirings can be obtained.

COPYRIGHT: (C)1983,JPO&Japio

⑩ 日本国特許庁 (JP) ⑪ 特許出願公開
⑫ 公開特許公報 (A) 昭58—110055

⑬ Int. Cl.³
H 01 L 21/88
21/92

識別記号 庁内整理番号
6810—5F
7638—5F

⑭ 公開 昭和58年(1983)6月30日

発明の数 1
審査請求 未請求

(全 3 頁)

⑮ 半導体装置

⑯ 特 願 昭56—208784
⑰ 出 願 昭56(1981)12月23日
⑱ 発 明 者 吉川公麿
東京都港区芝五丁目33番1号日
本電気株式会社内

⑲ 発 明 者 足達和夫
東京都港区芝五丁目33番1号日
本電気株式会社内
⑳ 出 願 人 日本電気株式会社
東京都港区芝五丁目33番1号
㉑ 代 理 人 弁理士 内原晋

明 細 書

1. 発明の名称
半導体装置

2. 特許請求の範囲

第1の配線層と第2の配線層とがコンタクト孔を通して電気的に接続された半導体装置において、前記第1の配線層の表面のうち少なくとも前記コンタクト孔の設けられた表面にはこの表面を保護するための金属膜が形成されていることを特徴とする半導体装置。

3. 発明の詳細な説明

本発明は半導体装置に係り、特に多層配線を有する半導体装置の構造に関する。

従来、半導体装置における配線はアルミニウム (Al) 蒸着膜が一般に用いられている。ところで、近年集積回路の高密度化、複雑化に伴って、配線についても多層配線技術が要求されている。しか

し前述の Al 配線をそのまま多層配線に適用するには次のような困難がある。従来は、Al 蒸着後、パターンをエッチングし、層間絶縁膜を形成した後、スルーホールをエッチングし、さらにその上に2層目の Al 蒸着を行なっている。この時、1層目の Al の表面には上述の工程を経ることにより、アルミニウム酸化物が形成され、2層目の Al と接触不良が起こるといふ欠点があった。

本発明の目的は、かかる従来の多層配線の欠点をなくし、信頼性の高い多層配線を有する半導体装置を提供することにある。

本発明は、第1の配線層と第2の配線層とがコンタクト孔を通して電気的に接続された半導体装置において、前記第1の配線層の表面のうち少なくとも前記コンタクト孔の設けられた表面にはこの表面を保護するための金属膜が形成されていることを特徴とする半導体装置にある。

以下図面を参照しながら、本発明を詳細に説明する。

第1図は従来の多層配線構造を示す断面図であ

る。尚図において、所望の回路素子が形成されたシリコン基板1の主面上に、酸化膜2が形成され、この酸化膜2の所定の部分に開孔するコンタクト孔8を介して外部に電氣的に引き出すための第1のアルミニウム配線層3が形成され、この表面に層間絶縁膜4が形成され、所定の部分をエッチングしてコンタクト孔7を形成し、このコンタクト孔7を通して第1のアルミニウム配線層3と電氣的に接続される第2のアルミニウム配線層5を形成する。しかしながら、第1のアルミニウム配線層3の表面には、層間絶縁膜4及びコンタクト孔7の形成工程において、酸化膜が形成され、このため、第2のアルミニウム配線層7との電氣的接続が良好でないという問題が生じていた。

第2図は本発明の実施例の多層配線の構造を示す断面図で、第1図の場合と異なる主なところは、1層目の第1のアルミニウム配線層3と2層目の第2のアルミニウム配線層5との間にA6以外の例えば銅(Cu)膜6がそり入されている点である。第2図の半導体装置の製造方法は、まずシリコン

基板1の表面に、酸化膜2を形成し、コンタクト穴8をエッチングにより形成する。次に、第1のアルミニウム配線層3を真空蒸着し、ひき続き同一真空層内で銅膜6を形成したのち、真空を解除する。第1層目の配線パターンは、フォトリソストをマスクにドライエッチング、例えば反応性イオンエッチング等でパターンを形成する。必要ならばこの後、400℃乃至500℃程度のアロイを行ない、シリコン基板1と第1のアルミニウム配線層3のコンタクトを取る。しかる後、層間絶縁膜4例えばポリイミド等を形成し、1層目の第1のアルミニウム配線層3とのコンタクト穴7をエッチングにより形成し、次に2層目の第2のアルミニウム配線層5を蒸着し、パターンをエッチングした後、1層目の第1のアルミニウム配線層3とコンタクトを取るため、400℃乃至500℃程度の雰囲気中でアロイを行なう。尚前記銅膜6は、金又は銀膜でもよい。以上のようにして半導体装置を形成する。

このように形成された半導体装置は、次の如き

長所がある。まず、1層目の第1のアルミニウム配線層3の表面少なくともコンタクト部分を空気中に出すことなしに、第2層目の銅の蒸着膜を形成しているため、アルミニウム表面にアルミナ等の酸化膜が形成されない。従って第2のアルミニウム配線層5と接触不良をおこすことはない。また、銅等を添加することで、マイグレーションにも効果がある。

以上説明したように、本発明によれば、特にA6電種の接触不良を起こすことのない信頼性の高い多層配線を有する半導体装置が得られ、半導体集積回路の高集積化に及ぼす効果は著しい。

4. 図面の簡単な説明

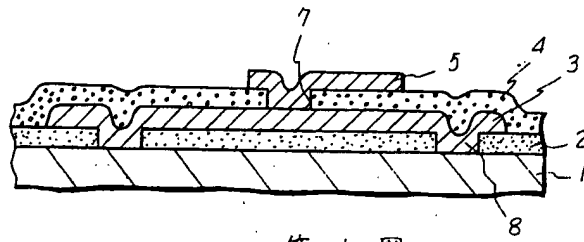
第1図は従来の2層配線構造を示す断面図、第2図は本発明の実施例の2層配線構造を示す断面図である。

尚図において、1……シリコン基板、2……酸化膜、3……第1のアルミニウム配線層、4……層間絶縁膜、5……第2のアルミニウム配線層、

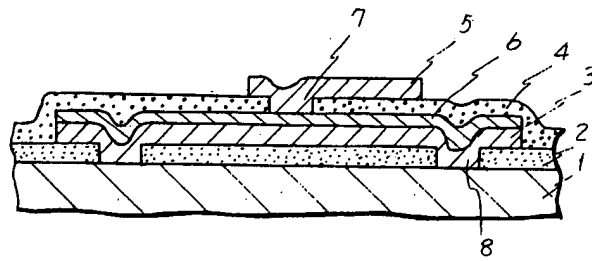
6……第1のアルミニウム配線層上の銅膜、7、8……コンタクト孔。

代理人 井理士 内 原 晋





第 1 図



第 2 図